

# IEEE 802.11a Standard Uyumlu, RF Alıcı-Verici Alt-Blok Devrelerinin Gerçeklenmesi

Onur Esame, Mehmet Kaynak, Canan Kavlak, Ayhan Bozkurt, Ibrahim Tekin ve Yasar Gurbuz  
Sabancı Üniversitesi , Mühendislik ve Doğa Bilimleri Fakültesi, Tuzla-İstanbul  
Tel: 216-483 9534, Fax: 216-483 9550, e-mail: [tekin@sabanciuniv.edu](mailto:tekin@sabanciuniv.edu)

**Özet:** Bu çalışmanın amacı IEEE 802.11a standardı ile uyumlu, yüksek performanslı, düşük maliyetli, alıcı-verici sisteminin alt ünitelerini gerçekleştirmektir. Alıcı-verici sisteminin parçaları olan, özgün Düşük güçlü kuvvetlendirici (LNA), Gerilim Kontrollü Osilatör (VCO), Karıştırıcı (Mixer), ve Güç Kuvvetlendiricisi (Power amplifier - PA). Devreler, Cadence ve ADS tasarım / simülasyon /modelleme ortamları kullanılarak, Austria Micro Systems (AMS) 0.35µm SiGe BiCMOS HBT teknolojisi ile tasarlanmış / gerçekleştirilmiştir. VCO ve LNA devreleri üretilmiş ve test edilmiş, Mixer ve PA üretime gönderilmek üzere tasarlanıp/optimize edilmiştir.

## 1. Giriş

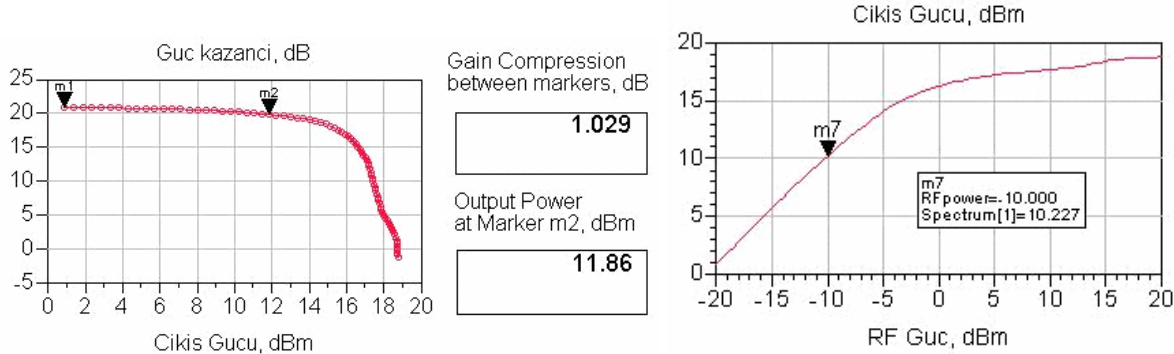
Entegrasyon fikrinin doğuşundan bu yana, transistör boyutları 25µm'den (1960) 90nm'ye (2003) kadar düşerek, entegre devrelerin çok büyük ölçüde hızlanmasını sağlamıştır. Boyutların küçülmesi, bir RF alıcı verici sisteminin ayrı elemanlarının tek bir kırımcı üzerinde gerçekleştirilmesini sağlamıştır. Bu sayede yüksek hızlı kablosuz iletişime artan talebin karşılanabileceği, standartlararası çalışabilen, düşük maliyetli kablosuz yerel ağ bağlantılı (WLAN) çözümler mümkün olmuştur.

Bu çalışmanın amacı IEEE 802.11a standardı ile uyumlu, yüksek performanslı, düşük maliyetli, alıcı-verici sisteminin alt ünitelerini gerçekleştirmektir. Alıcı-verici sisteminin parçaları olan, Güç Kuvvetlendiricisi (Power amplifier – PA [1,2], Gerilim Kontrollü Osilatör (VCO) [3-5], özgün düşük güçlü kuvvetlendirici (LNA) [6-8], Karıştırıcı (Mixer). Devreler, Cadence ve ADS tasarım / simülasyon /modelleme ortamları kullanılarak, Austria Micro Systems (AMS) 0.35µm SiGe BiCMOS HBT teknolojisi ile tasarlanmış / gerçekleştirilmiştir. VCO ve LNA devreleri üretilmiş ve test edilmiş, Mixer ve PA üretime gönderilmek üzere tasarlanıp/optimize edilmiştir.

## 2. Devre Alt Elemanları Tasarım

### 2.1 Güç Yükselticisi

AMS 0.35 µm teknolojisi ile sınıf A bir güç kuvvetlendiricisi tasarlanmıştır. Advanced Design Systems (ADS) ortamında optimize edilen, güç yükseltici devresi, Cadece Spectre – RF simülasyon ortamı kullanılarak, simülasyonlar onaylanmış ve üretim serimleri yine aynı ortamda gerçekleştirilmiştir. WLAN 802.11a güç kuvvetlendiricisi tasarımı için ilk olarak SiGe-BiCMOS npn 254 HBT yüksek güç transistörünün akım voltaj



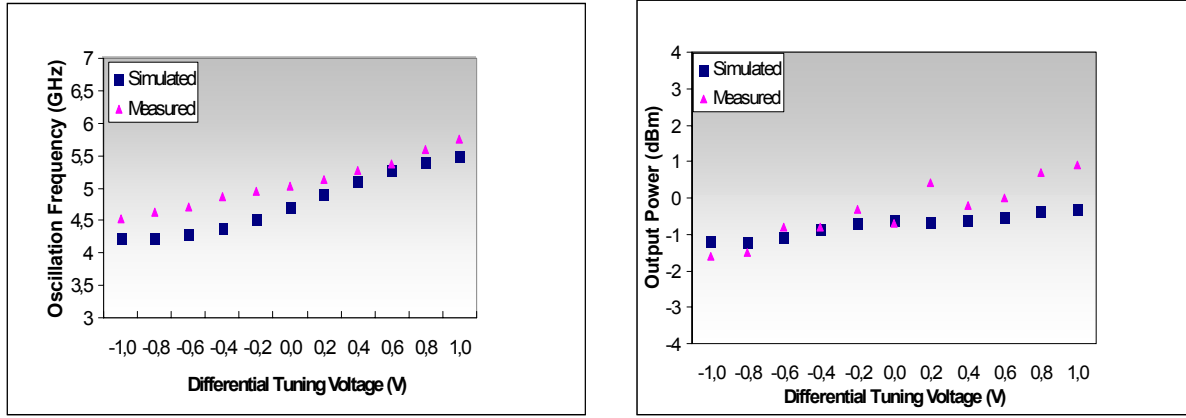
Şekil 1: Class – A sınıfı tasarlanmış güç yükselticisi için, Güç kazancı ve Çıkış Gücü Eğrileri

grafigi elde edilmiştir. DC simülasyonlar sonucunda elde edilen I-V eğrilerinden, Sınıf-A tasarımını sağlayan kutuplama noktası tespit edilmiştir. Sınıf-A operasyonu için optimum çalışma noktası belirlendikten sonra, optimum yük ve kaynak empedansları belirlenmiştir. Yük ve kaynak çekme analiz ve simülasyonlar sonucunda,

temel harmonik (5 GHz) optimal yük empedansı  $74.3 + j44.7$  ve temel harmonik (5 GHz) optimal kaynak empedansı  $4.1 + j9.5$  bulunmuştur. Bundan sonraki adımda optimal yük empedansı anten çıkış empedansı olan  $50\Omega$  'a uyumlanmıştır. Benzer şekilde, optimal kaynak empedansında, giriş empedansı olan  $50\Omega$ 'a uyumlanmıştır. PA devresi, Şekil 1'de verildiği gibi, 5 GHz frekansında ve 3.3 V besleme geriliminde, 17dB güç kazancı, 16.4 dBm çıkış gücü ve %37 PAE (Power Added Efficiency) ile çalışmakta olup, aynı gerilimde, 1-dB sıkıştırma noktası 12 dBm olup, bu noktada PAE ise %21 ve güç kazancıda 20dB dir.

## 2.2 Gerilim Kontrollü Osilatör

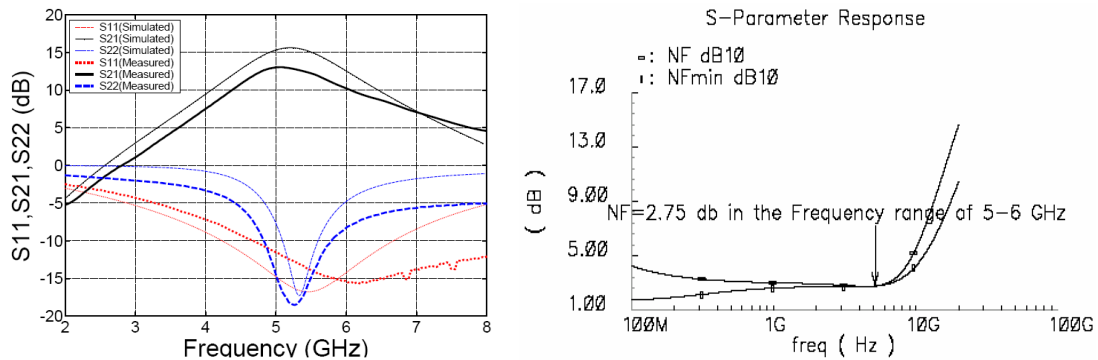
Bu çalışmada kablosuz haberleşme standartlarından biri olan IEEE 802.11a standardıyla uyumlu, 4.2-5.4 GHz arasında çalışabilen bir  $-G_m$  LC GKO devresi tasarımı sunulmuştur. Devre  $0.35 \mu\text{m}$  SiGe BiCMOS teknolojisi kullanılarak tasarlanmıştır. Serim sonrası benzetim ve ölçüm sonuçlarında, Şekil 2'de de görüldüğü gibi, DC akort gerilimi 0.4V ve 2V arasında (diferansiyel olarak 1.2 V DC gerilim üzerinden  $\pm 800\text{mV}$ ) değiştirilerek 1200 MHz akort aralığı elde edilmiştir. Tasarlanan devre 5.4 GHz'te 3.5mW bir güç seviyesini 50-Ohm empedanslı çıkış portlarına aktarabilmektedir. Bu durumda DC güç tüketimi tampalayıcı devre dahil olmak üzere 36.44 mW olarak bulunmuştur. İkinci ve üçüncü harmonik bileşenlerinin güçlerinin ortalama değerleri sırasıyla -82 dBm ve -21 dBm'dir. Faz gürültüsü, ideal kaynak ile simülasyonu yapılmış, 4.2 GHz taşıyıcıdan 1 MHz uzakta -113.5 dBc/Hz, 5.4 GHz taşıyıcıdan 1 MHz uzakta ise -110.7 dBc/Hz bulunmuştur. Devrenin serimi  $1.6 \text{ mm} \times 0.52 \text{ mm}$  boyutunda olup pul üzerinde  $0.6 \text{ mm}^2$  yer kaplamaktadır.



Şekil 2: VCO frekans ve çıkış gücünün, DC ayar voltajına göre, simülasyon ve ölçülmüş değerleri

## 2.3 Düşük Gürültülü Yükseltici

Yine AMS  $0.35\mu\text{m}$  SiGe BiCMOS HBT teknolojisi kullanılarak, IEEE 802.11a protokolü için 5–6 GHz frekans bandında çalışan LNA geliştirimi anlatılmaktadır. Kırmık-ıçi endüktans tasarımının zorluğu ve günümüz teknolojilerinde gerçekleştirilen endüktans yapılarının performanslarının yeterli olmamasına çözüm olarak, RF-MEMS teknolojisi kullanılarak alternatif daha yüksek performanslı devreler oluşturulabileceği gösterilmiştir. Devrenin belirtilen frekans bandındaki, Şekil 3'de de görüldüğü gibi, NF değeri 2.75 dB değerinin altında olduğu, ideal kaynaklar ile yapılan simülasyonlar ile bulunmuştur, kazanç değeri 15 dB değerinin üzerinde olduğu ölçülmüş, IEEE 802.11a uygulamasına oldukça uygundur.

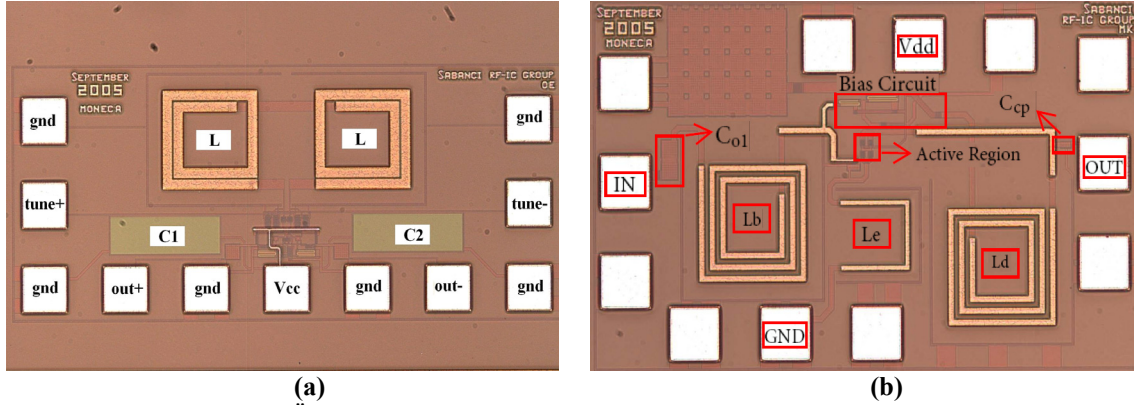


Şekil 3: Düşük gürültülü yükselticinin, kazanç, geri dönüşün kayıpları, gürültü faktörü değerleri

Ayrıca, devrenin giriş ve çıkış empedans uyumu yapılmış ve  $50\text{-}\Omega$  kaynak empedansına uygun hale getirilmiştir. Devre, şartsız olarak tüm frekans bandında lineerdir. Tasarlanan LNA yapısı,  $595 \times 925 \mu\text{m}^2$  lik alana serilmiş olup, 3,3 V besleme gerilimi altında, sadece 10,6 mW güç harcamaktadır.

Karıştırıcı devre tasarımında yüksek kazanç, düşük gürültü ve düşük güç tüketimi belirtileri dikkate alınarak gerçekleştirilmiştir. Devre, 5GHz frekans bandında, 11 dB kazanç ve 5 dB gürültü sayısına sahiptir. 1 dB bastırma noktası -14 dBm olan devrenin, giriş üçüncü derece kesişim noktası (IIP3) -8.9 dB giriş gücü seviyesindedir. Devre, 2.5 V besleme gerilimi altında, 15 mW güç harcamaktadır.

Tasarlanıp üretilen devrelere örnek olarak VCO ve LNA devrelerinin fotoğrafları Şekil 4’te verilmiştir.



Şekil 4: Üretilmiş VCO (a) ve LNA (b) kırımlarının yüzey fotoğrafları

### 3. Sonuçlar

Bu çalışmada, IEEE 802.11a standardı ile uyumlu, yüksek performanslı, düşük maliyetli, alıcı-verici sisteminin alt ünitelerini çalışılmıştır. Alıcı-verici sisteminin parçaları olan, özgün Düşük güçlü kuvvetlendirici (LNA) için 17dB kazanç ölçülmüş, gürültü faktörü 2.75 dB olarak elde edilmiştir. Gerilim Kontrollü Osilatör (VCO) ü, 2 Volt ayarlama gerilim ile, 4.4 ile 5.8 GHz arasında 3.5 mW gücünde işaret üretebilmektedir. A-Sınıfı tasarlanan güç kuvvetlendiricisi, 5 GHz frekansında ve 3.3 V besleme geriliminde, 17dB güç kazancı, 16.4 dBm çıkış gücü ve %37 PAE (Power Added Efficiency) ile çalışmakta olup, aynı gerilimde, 1-dB sıkıştırma noktası 12 dBm olup, bu noktada PAE ise %21 ve güç kazancıda 20dB dir. Karıştırıcı devre, 5GHz frekans bandında, 11 dB kazanç ve 5 dB gürültü faktörü görülmüş, 1 dB bastırma noktası -14 dBm olan devrenin, giriş üçüncü derece kesişim noktası (IIP3) -8.9 dB giriş gücü seviyesinde olduğu simülasyonda gözlemlenmiştir.

### Kaynaklar:

- [1] Stece C. Cripps, RF Power Amplifiers for Wireless Communications, Artech House, 1999
- [2] Andrei Grebennikov, RF and Microwave Power Amplifier Design, McGraw-Hill, 2005
- [3] J. Joseph et al., "Status and direction of communication technologies-SiGe BiCMOS and RF CMOS", *Proc. Of the IEEE*, vol. 93, no. 9, pp. 1539-1558, Sept 2005.
- [4] IEEE Std. 802.11 Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications: High-speed physical layer in the 5 GHz band, Sept 1999.
- [5] R. L. Bunch and S. Raman, "Large-Signal Analysis of MOS Varactors in CMOS Gm LC VCOs", *IEEE J. Solid-State Circuits*, vol. 38, no.8, pp. 1325-1332, Aug 2003.
- [6] P. Ma, M. Racanelli, J. Zheng, M. Knight. "A Novel Bipolar-MOSFET Low-Noise Amplifier (BiFET LNA), Circuit Configuration, Design Methodology, and Chip Implementation". *IEEE Transactions on Microwave Theory and Techniques*, vol. 51, no 11, pp. 2175-2180, Nov. 2003.
- [7] D. J. Cassan and J. R. Long, "A 1-V transformer-feedback low-noise amplifier for 5-GHz wireless LAN in 0.18- $\mu\text{m}$  CMOS," *IEEE J. Solid-State Circuits*, vol. 38, no. 3, pp. 427-435, Mar. 2003.
- [8] C.-Y. Cha and S.-G. Lee, "A 5.2-GHz LNA in 0.35- $\mu\text{m}$  CMOS utilizing inter-stage series resonance and optimizing the substrate resistance," *IEEE J. Solid-State Circuits*, vol. 38, no. 4, pp. 669-672, Apr. 2003.